



SpecInsight-ACEで作成したアサーションの例

例:「条件成立による含意の成立」

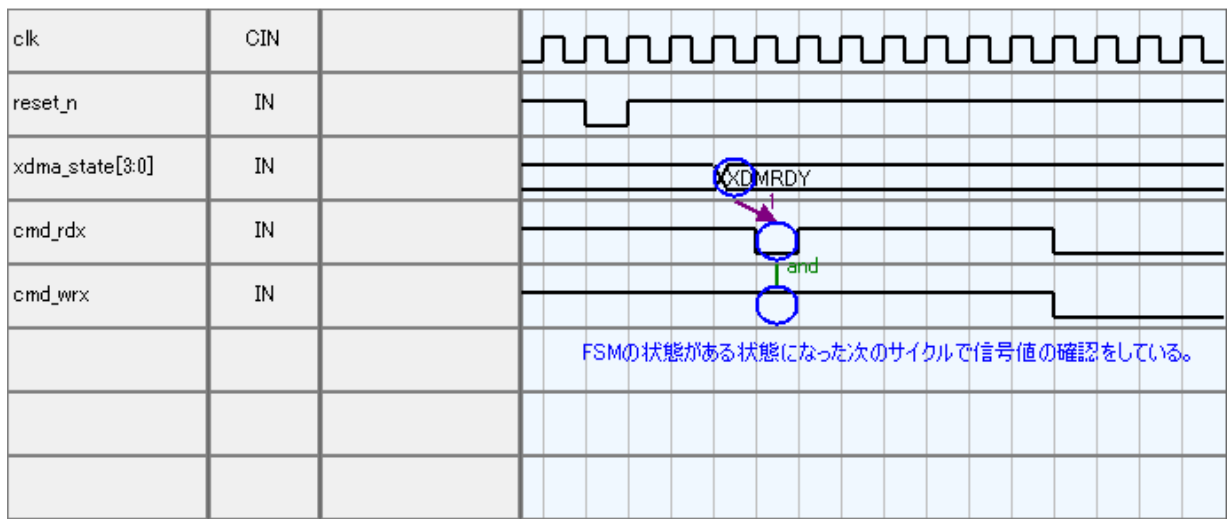
状態値がある値になった時に、その状態値によって制御される信号の値の次のサイクルを値を確認するアサーション

アサーショングループ名 INTERFACE_01
 アサーション名 Pattern04
 アサーション説明 条件成立による含意の成立
 アサーション内容 (xdma_state[3:0]=XDMRDY)の時、1サイクル後、(cmd_rdx=0)、かつ、(cmd_wrx=1)とならなければならない

```
property p_pattern04;
  @(posedge clk)
  disable iff (reset_n)
  ((xdma_state[3:0] === XDMRDY) |> ##1 (cmd_rdx === 0)&&(cmd_wrx === 1));
endproperty
```

```
Pattern04: assert property(p_pattern04) else begin
  $display("##### [ ERROR ] Pattern04");
end
```

アサーションコメント 信号が特定の値になったり条件が成立した場合に、期待される動作が起きなくてはならないことを検証する



補足説明
 XDMRDYは別途parameter宣言して下さい

アサーションコード、日本語説明、タイミングチャートの3点セットの仕様書が作成できます



SpecInsight-ACEで作成したアサーションの例

例:レジスタ書き込みにより、割込デアサートを確認するアサーション

```

アサーショングループ名  EXAMPLE_04
アサーション名          example04
アサーション説明      レジスタ書き込みシーケンス
アサーション内容      AWVALIDが0から1に変化した、かつ、(AWADDR[31:0]=32'h400014)の時、0から3サイクル後、
                        (AWREADY=1)とならなければならない
                        // シーケンス1: AWVALIDが0から1に変化した、かつ、(AWADDR[31:0]=32'h400014)の時、0から3サイク
                        // ル後、(AWREADY=1)とならなければならない
                        sequence s_example04_1;
                        @(posedge ACLK)
                        ($rose(AWVALID)&&(AWADDR[31:0] === 32'h400014) ##[0:3] (AWREADY === 1));
                        endsequence

                        // シーケンス2: WVALIDが0から1に変化した、かつ、(WSTRB[0]=1)、かつ、(WDATA[2]=1)の時、0から2
                        // サイクル後、(WREADY=1)とならなければならない
                        sequence s_example04_2;
                        @(posedge ACLK)
                        ($rose(WVALID)&&(WSTRB[0] === 1)&&(WDATA[2] === 1) ##[0:2] (WREADY === 1));
                        endsequence

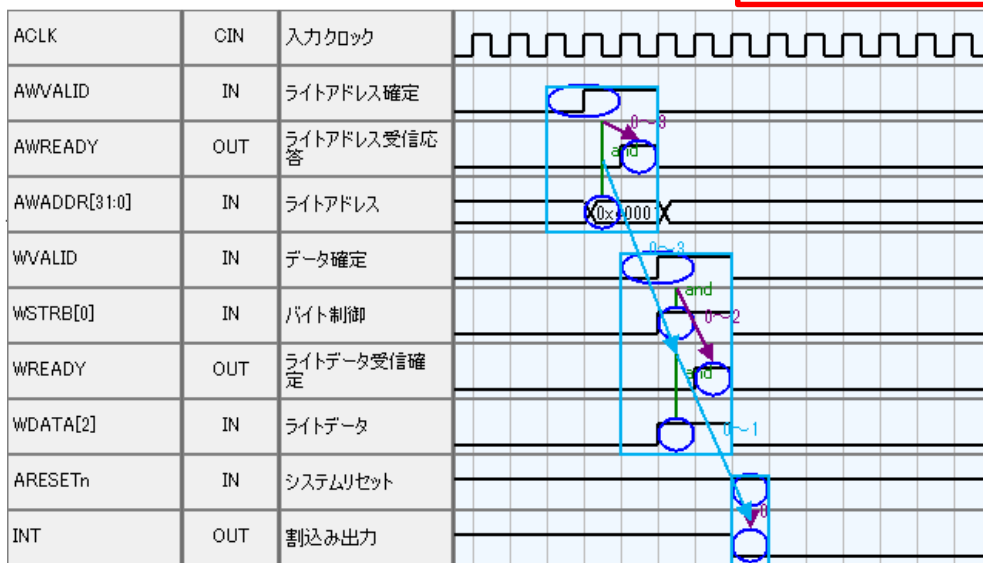
                        // シーケンス3: (ARESETn=1)の時、0サイクル後、(INT=0)とならなければならない
                        sequence s_example04_3;
                        @(posedge ACLK)
                        ((ARESETn === 1) ##0 (INT === 0));
                        endsequence

                        // シーケンス1の0から3サイクル後にシーケンス2、シーケンス2の0から1サイクル後にシーケンス3が真となら
                        // なければならない
                        property p_example04;
                        @(posedge ACLK)
                        disable iff (~ARESETn)
                        (s_example04_1.matched ##[0:3] s_example04_2.matched) -> ##[0:1] s_example04_3.matched;
                        endproperty

                        example04: assert property(p_example04) else begin
                        $display("##### [ ERROR ] example04");
                        end

```

シーケンスも記述可能！



補足説明

複雑なアサーションも、タイミングチャートに図示することで簡単に記述できます