

# FPGA設計品質向上セミナー

## FPGA設計の品質にお困りの方必見！

### Agenda

1. はじめに ~FPGA設計の現状の問題点
  - ・最新検証手法とは？
  - ・データチェック、アサーションチェック
  - ・検証の達成度の把握
  - ・検証項目抽出方法のポイント
2. 実機検証とSIMの得手・不得手に関して
  - ・シミュレーションと実機検証の違い
  - ・シミュレーションと実機検証の役割分担
  - ・実機検証の問題点
3. 実機検証とシミュレーションの適用範囲
  - ・FPGA検証の考え方
  - ・実機検証とシミュレーションの適用範囲
4. 最新のASIC検証手法にみるシミュレーション活用方法とFPGAへの適用に関して
  - ・ASIC検証手法概要
  - ・検証戦略策定の重要性
5. 非同期回路の検証
  - ・構造的チェックの概要
  - ・機能的チェックの概要
  - ・Questa-CDCを適用したフォーマル検証事例
6. SpecInsightを活用した設計手法について
  - ・CPU、高速インタフェースを搭載モデル事例
  - ・ユーザー新規回路検証フロー
  - ・FPGA TOPレベル/性能検証フロー
  - ・実機検証のフィードバックも容易に！

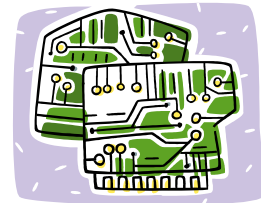


実機検証、特に初期動作確認に想定以上の時間が掛かってしまった…  
多大な検証時間を費やしたにも関わらず、出荷後に不具合が発生した…  
このようなお悩を抱えていませんか？  
本セミナーでは、効率よくFPGAの品質を向上するために、  
最新のASIC検証手法を活用する方法を解説いたします。



### ◆このような方にお勧めします

- ・最新のASIC検証手法を学びたい方
- ・FPGAの設計品質に悩んでいる方、  
実機検証でのデバッグに限界を感じている方
- ・SpecInsightファミリの活用にご興味のある方



次回  
開催日

<日程調整中>

オンサイトセミナーも承ります。お気軽にお問合せください。

申込みはこちらから: <http://www.paltek.co.jp/seminar/index.htm>